CALCOLATORI ELETTRONICI B – 16 luglio 2010

NOME:	**COGNOME:**	**MATR:**

Scrivere chiaramente in caratteri maiuscoli a stampa

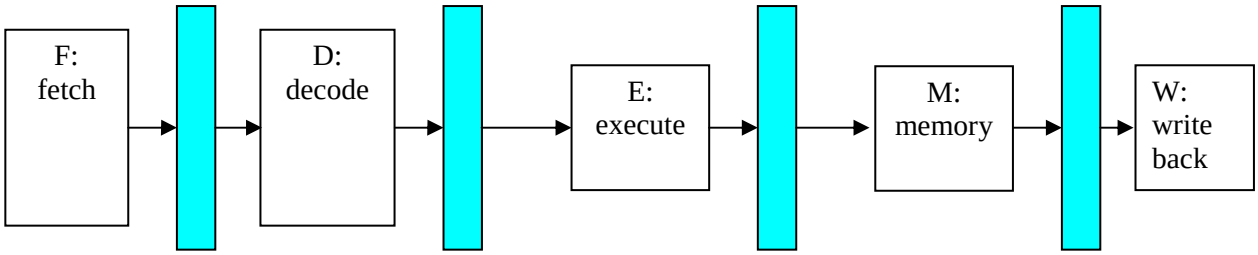
1. Si consideri il seguente frammento di codice MIPS:

```
lw    $t0, 20($s1)
sw    $t0, 24($s1)
add   $s1, $s1, $t0
lw    $s1, 20($s1)
lw    $t0, 20($s1)
```

Si consideri l'implementazione con pipeline a 5 stadi (F: Fetch, D: Decode, E: Execute, M: Mem, W: Write-Back). Si chiede di:
a) individuare in modo preciso tutte le dipendenze tra i dati
b) tracciare il diagramma temporale delle istruzioni (indicando esplicitamente le eventuali propagazioni e, per ognuna di esse, quale dato è propagato) in ognuna delle seguenti ipotesi:
- non è disponibile alcuna unità di propagazione
- è disponibile un'unità di propagazione verso lo stadio E
- è disponibile un'unità di propagazione verso lo stadio E ed una verso lo stadio M.

Nei diagrammi, si chiede di indicare il numero di cicli di penalità. [6]

2. A partire dalla figura seguente, si disegnino schematicamente (ma in modo preciso) l'unità di controllo della pipeline ed i relativi collegamenti.
Si faccia poi riferimento all'esercizio precedente, considerando il caso in cui è presente l'unità di propagazione solo verso E. Nel ciclo di clock in cui viene effettuata la propagazione di un dato verso l'ultima istruzione [lw $t0, 20($s1)]:
- si indichino nel diagramma quali istruzioni sono presenti e in quale stadio;
- si dica inoltre qual è il percorso di propagazione dei dati (sorgente: da dove viene prelevato il dato – destinazione: dove viene posto) con riferimento agli elementi del datapath (registri, registri interstadio, unità funzionali, ecc.). [6]



3. Nell’ambito delle tecniche di controllo con pipeline, si illustri brevemente (max 5-6 righe) la differenza tra tecniche di predizione statica e dinamica dei salti.
Si consideri una tecnica di previsione dinamica realizzata mediante un automa a due stati: si disegni l’automa riportando la predizione associata ad ogni stato e, per ogni transizione, la condizione associata.
Si illustri il motivo per cui tale tecnica (automa a due stati) non è pienamente soddisfacente nella gestione dei cicli ed una possibile estensione per migliorarla. [6]

4. Si consideri il seguente frammento di codice MIPS:

```
        add   $s3, $t5, $t6
        sub   $s5, $t5, $t6
        add   $s1, $s2, $s3
        beq   $s1, $s4, Dest
        sub   $t1, $t3, $t2
Dest:   add   $t4, $t6, $t7
        sub   $t3, $t1, $s5
```

Si consideri un'implementazione tramite pipeline a 5 stadi in cui la decisione e l'esecuzione del salto beq avvengono nel terzo stadio della pipeline. Per la gestione delle criticità sui salti, viene adottata la tecnica del salto ritardato.
Quanti slot di ritardo sono presenti? Perché?
Si indichi, motivando brevemente la soluzione proposta, come potrebbe essere riordinato il codice per gestire la criticità sul salto beq minimizzando il numero di cicli persi (per la gestione delle criticità sui dati si assuma di disporre dell'unità di propagazione verso E). [4]

5. Si descriva la tecnica di predizione dinamica dei salti che utilizza BTB (Branch Table Buffer), illustrandone le funzioni, i vantaggi e sinteticamente la realizzazione.
Si supponga che la destinazione del salto venga calcolata nel secondo stadio della pipeline, mentre la condizione di salto sia determinata nel quarto stadio. Assumendo che l'indirizzo di destinazione predetto sia corretto, qual è la penalità se il BTB predice di saltare ma la predizione è errata? Giustificare precisamente le risposte. [2]

6. E’ dato un bus asincrono che collega un processore P e diversi dispositivi slave (quale ad esempio la memoria). Il bus è costituito da *n* linee dati, *m* linee indirizzi e dalle linee di controllo seguenti:

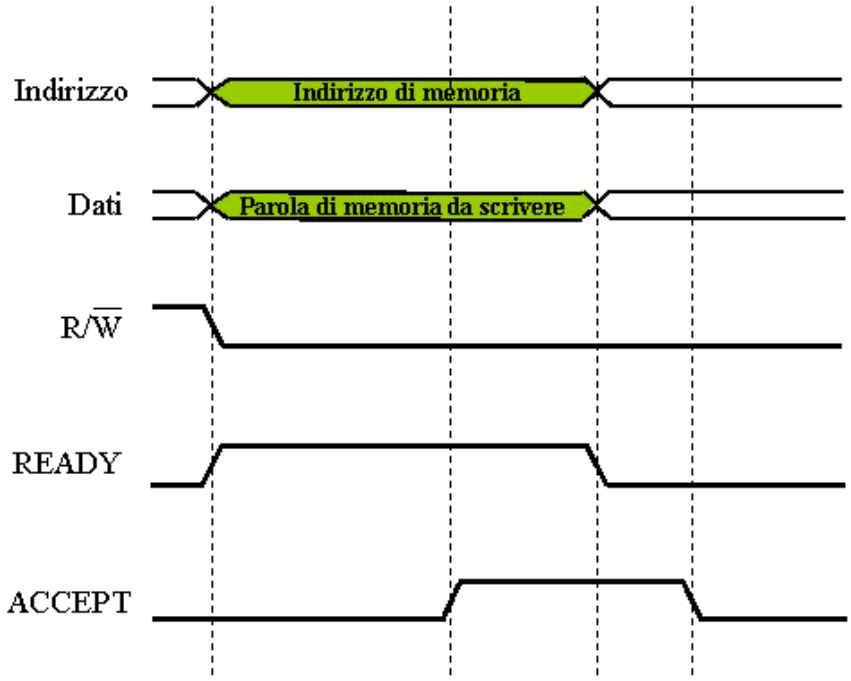
R/$\overline{W}$: utilizzato dal processore P per segnalare una richiesta di lettura (se alto) o di scrittura (se basso).

READY: utilizzato dal processore P per segnalare una richiesta di trasferimento.

ACCEPT: utilizzato dal dispositivo indirizzato per segnalare il completamento del trasferimento richiesto.

I segnali di controllo READY e ACCEPT sono attivi a livello alto.

La figura seguente riporta l’evoluzione temporale di un’operazione di trasferimento di una parola dal processore P al dispositivo slave (scrittura).



Si chiede di:

a) Mostrare in un diagramma temporale come può avvenire un’operazione di lettura (dal dispositivo slave al processore P), illustrando le relazioni tra i segnali.
b) Specificare la macchina a stati finiti che controlla l’esecuzione, nel processore P (master), del protocollo di handshaking in lettura di cui al punto a).
c) Analogamente, specificare la macchina a stati finiti che controlla lo slave. [6]